

高輝度LHC-ATLAS実験TGC前段回路の量産後試験に向けた

SoCデバイスを活用したコンパクトなDAQシステムの実装

東京大学 理学系研究科
奥村研究室 M1 成川佳史

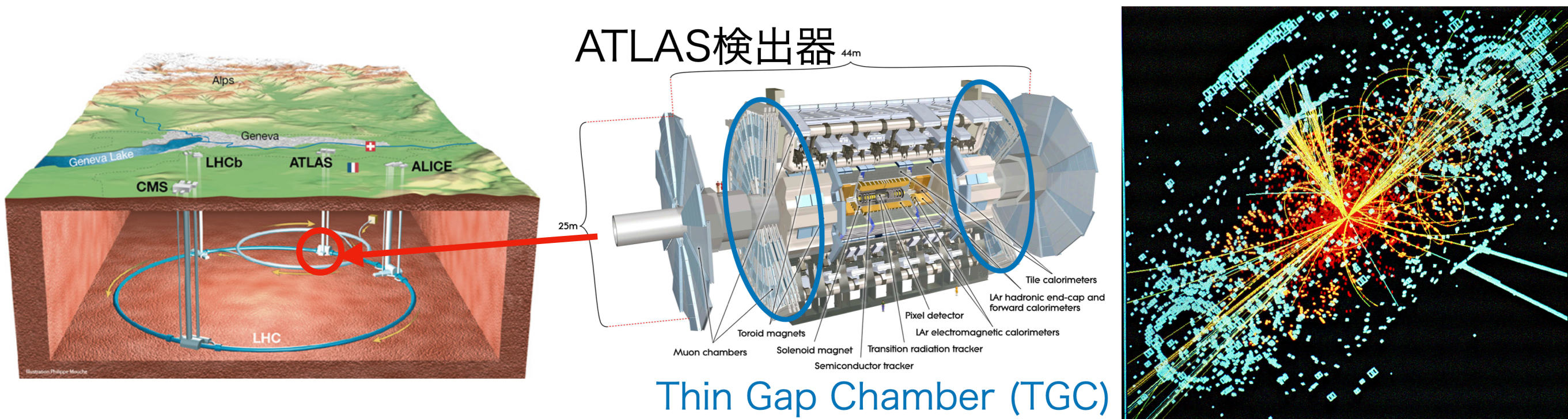
1. 研究概要

CPUやFPGAなどの複数のシステムを一つの集積回路に統合した半導体素子をSoC(System-On-a-Chip)と呼ぶ。SoCは電子システムの小型化を実現する技術として1990年ごろから急速に進展しており、現在では幅広い分野での応用が進んでいる。素粒子実験分野でもここ数年でリードアウト・トリガー制御等のエレクトロニクスシステムへの導入が始まり、次世代型のDAQシステム(Data AcQuisitoion)の実現に向けて重要なアイテムとなっている。本研究では2029年から始まる高輝度LHC-ATLAS実験に向けたTGC前段回路量産後試験システムの開発を目標に、Zynq SoCデバイスと光I/Oを活用したコンパクトなDAQシステムを開発した。Zynq CPU領域に汎用的なOSであるUbuntuを起動させ、Zynq FPGA領域にリードアウト、電気回路制御、タイミング信号分配機能を実装した。これによりボード上のOSを起点に全ての試験を実行できるコンパクトかつ効率的な試験システムが完成した。SoCデバイスを用いた集約的な機能実装のよいモデルシステムとなり他の類似の物理実験システムへの応用が期待される。

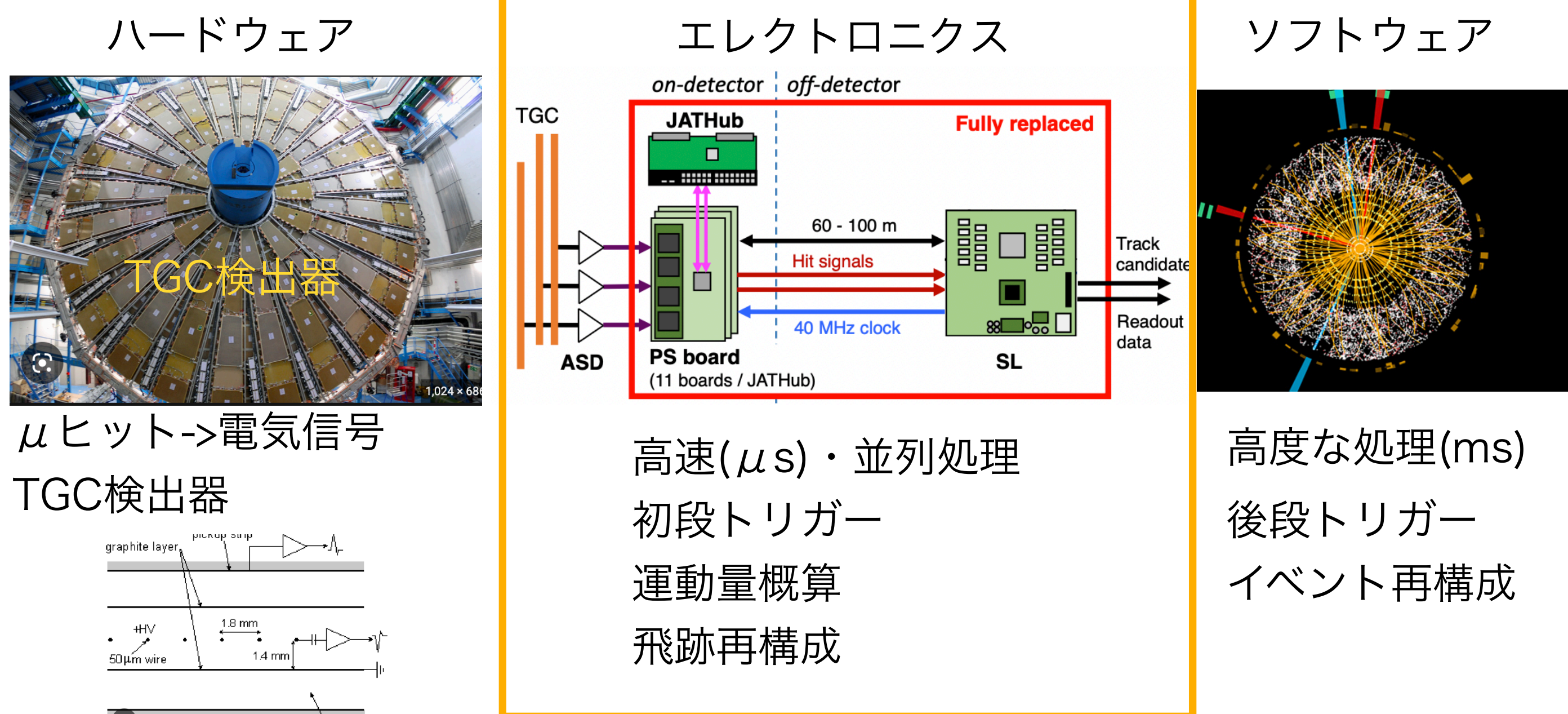
2. LHC-ATLAS実験の目的とデータ処理

・ LHC-ATLAS実験

- ・ 世界最高エネルギーの陽子陽子衝突型加速器を用いて新粒子探索や素粒子標準模型の精密測定を行う。(世界で唯一Higgs粒子を研究できる)
- ・ 複数の検出器を用いて反応終状態粒子の運動量、エネルギーを測定することで反応事象を再構成し、新物理探索を遂行する



・ ATLAS実験におけるデータ処理(e.g. ミューオン検出器)



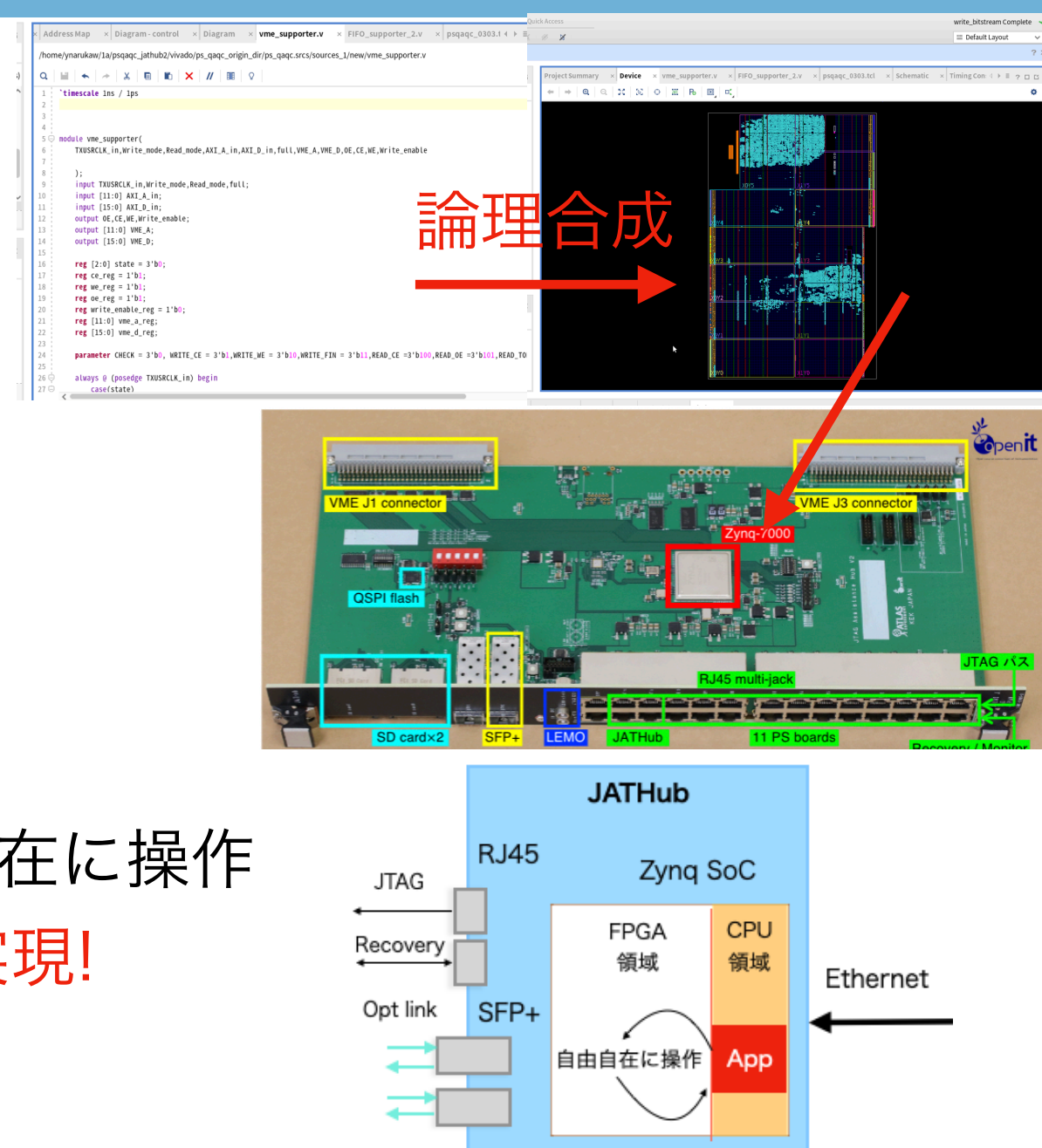
3. エレクトロニクス開発とSoC

・ FPGAを用いたエレクトロニクス開発

- ・ 実現したい論理回路をHDLで記述
- ・ Vivadoで論理合成しFPGA (書き換え可能な電子回路)に論理回路を実装

・ SoC(System-on-a-chip)デバイス

- ・ CPUとFPGAが一体となったチップ
- ・ OSを起点にエレクトロニクスを自由自在に操作
=>高速処理と高度処理を一枚のボードで実現!



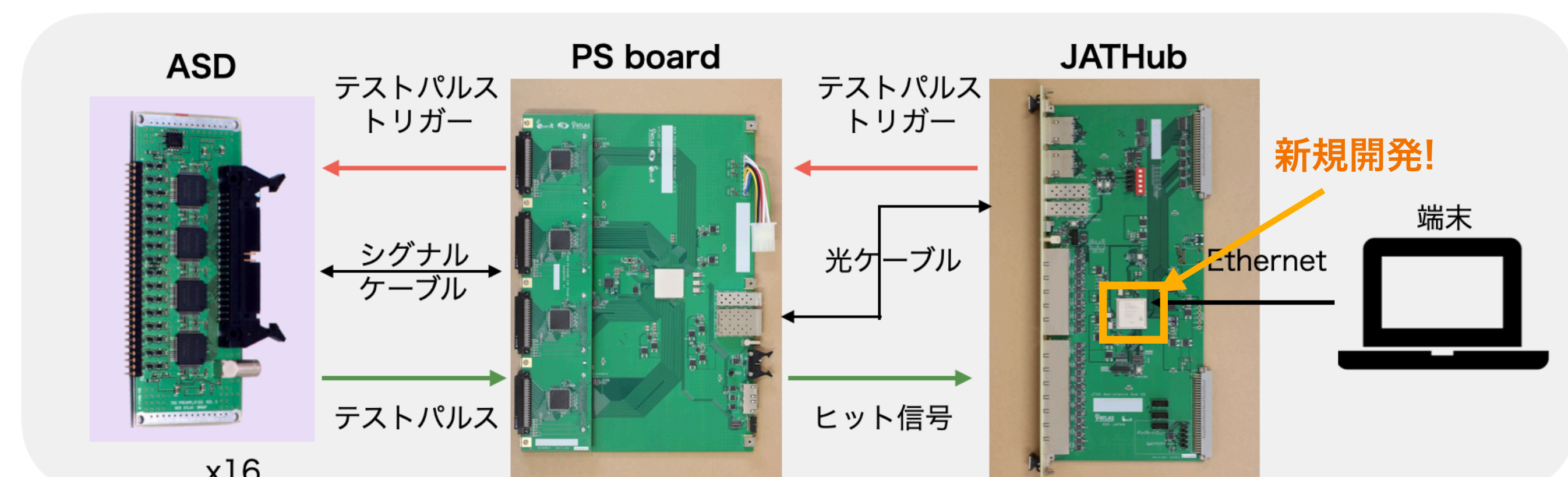
4. SoCを用いたコンパクトなDAQシステム開発

・ HL-LHCに向けたTGC前段回路品質保証試験システム

- ・ 高い統計量を生かして新物理探索を加速させることを目的とした2029年のLHCアップグレードに伴い、TGC検出器エレクトロニクスは刷新される
- ・ TGC前段回路(PS board)は開発・実装が完了しており2024年から量産が始まる。量産された1500枚に及ぶ各個体に対する品質保証試験が必要
=>SoCデバイスと光I/Oを駆使したコンパクトDAQシステムを開発

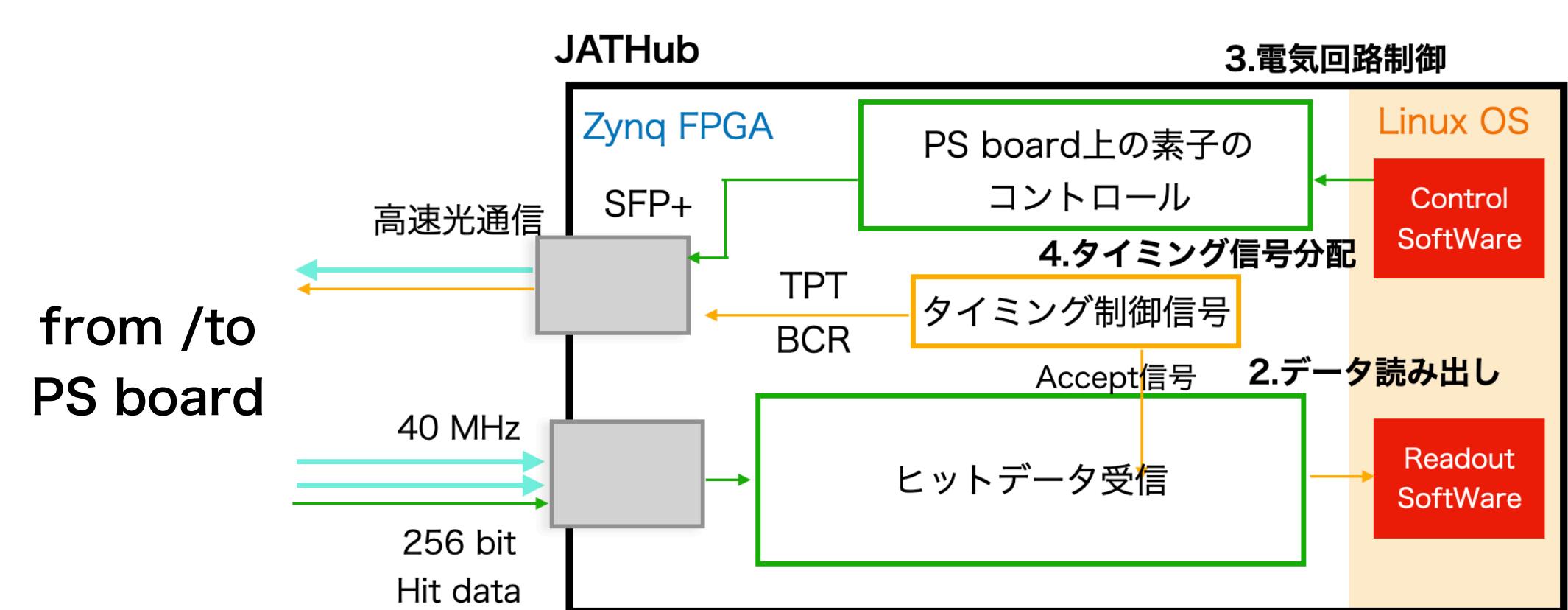
・ 品質保証試験の設計・全体像

- ・ 手元のPCからZynq上のOSにEthernetを介して直接アクセス
- ・ OSから光通信を介してPS boardの各電子回路を制御
- ・ JATHubからテストパルストリガーを発行しASDがテストパルスを返す
- ・ 光通信を介して返ってきたデータをCPUから読み出し試験結果を判定



5. 品質保証試験に向けた機能実装の全体像

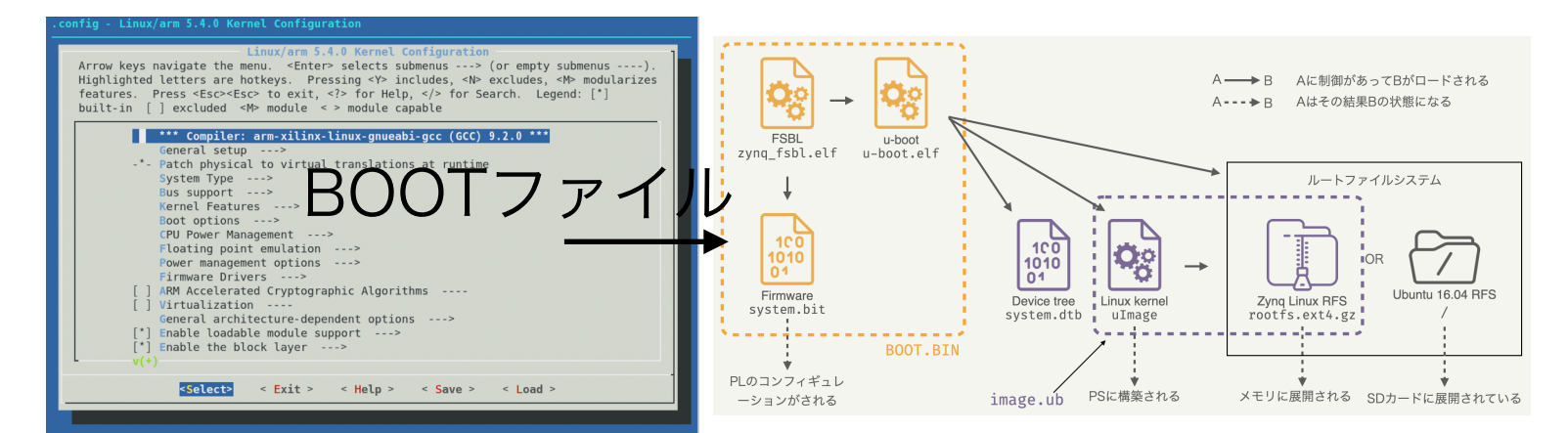
1. OSの起動 : カスタマイズしたLinux OSを用いて、Ubuntu展開
2. リードアウト : 光通信を介して受信した400bit 40MHz (16Gbps)をFPGA上で処理、CPUから読み出し
3. 電気回路制御 : Ubuntu上のソフトウェアを起点に光通信を介してPS board上の電気回路を制御
4. タイミング信号分配 : PS boardの駆動に必要な40MHz clockをボード上の水晶発振器を用いて生成、光通信を介して分配



6. 実装各論

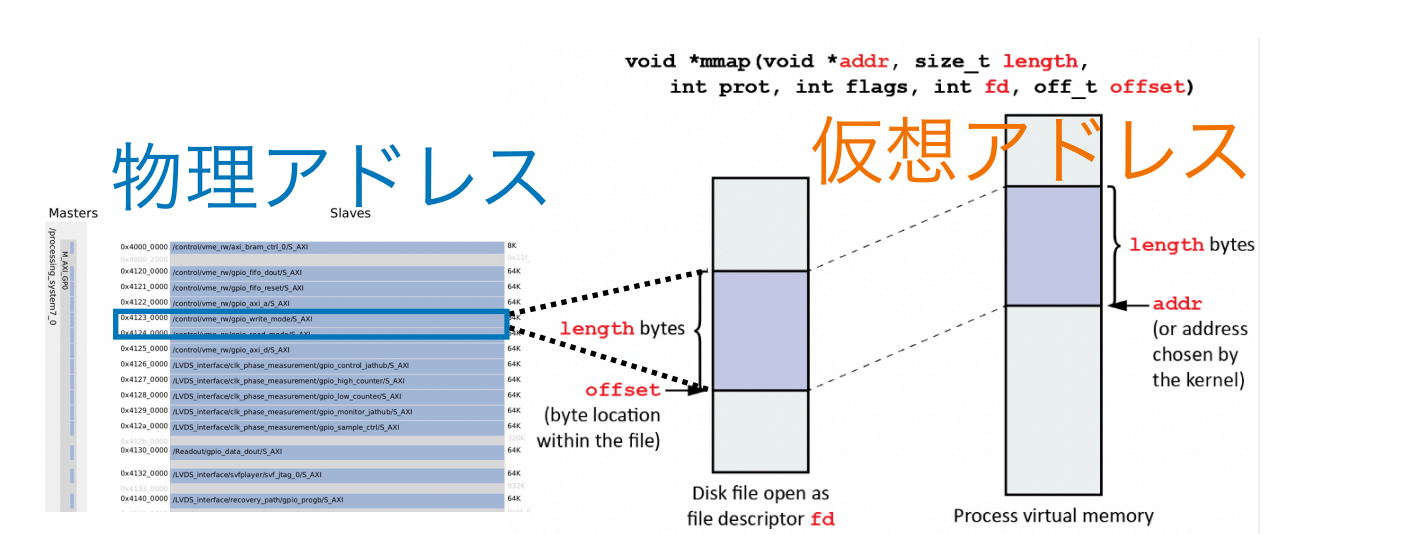
・ Zynq CPU領域でのOSの起動

- ・ Linux Kernelをカスタマイズ
- ・ RootfsをSDカードに展開



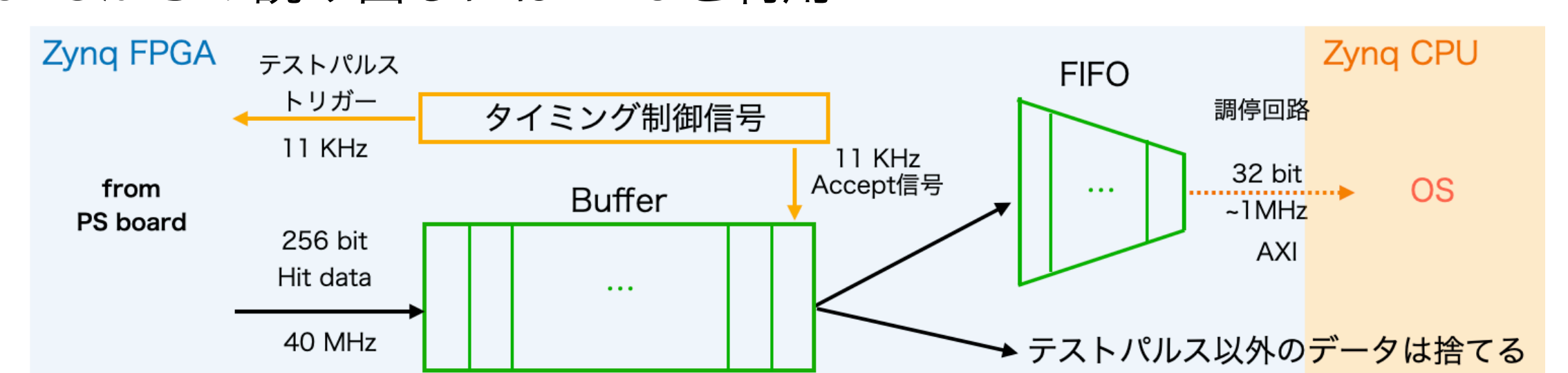
・ CPUからFPGAへのアクセス

- ・ FPGAで定義した物理アドレスとOSの扱う仮想アドレスをマップ



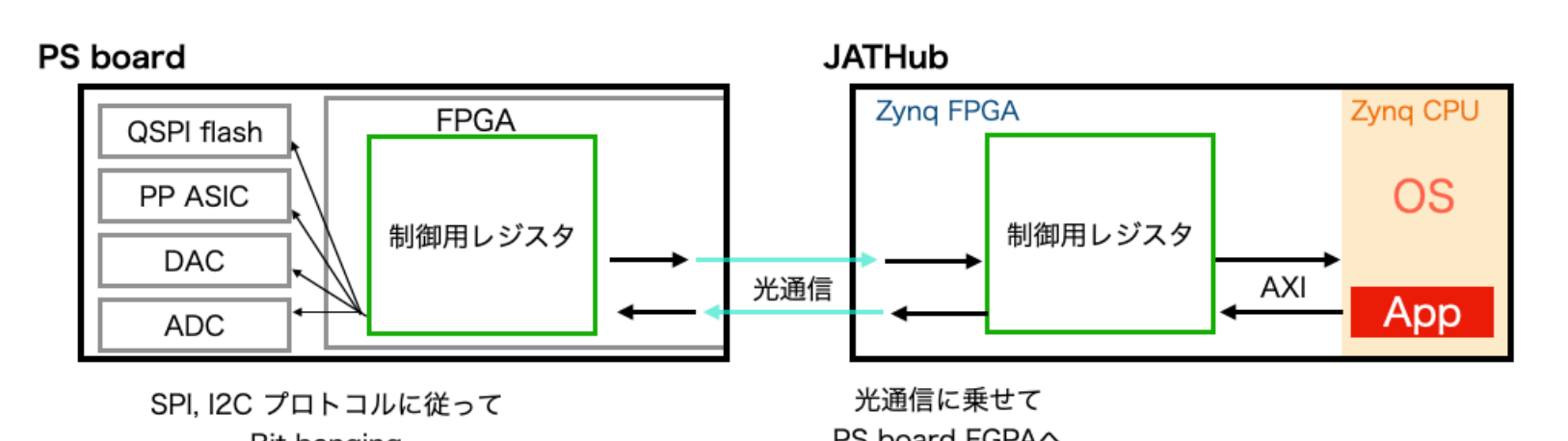
・ リードアウトシステム

- ・ CPUからFPGAデータを読み出すレートは~1MHzが限界
- ・ テストパルストリガーに同期してAccept信号を発行
40MHzの中からテストパルスデータのみを選択的に取り出す
- ・ CPUからの読み出しにはFIFOを利用



・ OSを起点にした光通信を用いた電気回路制御

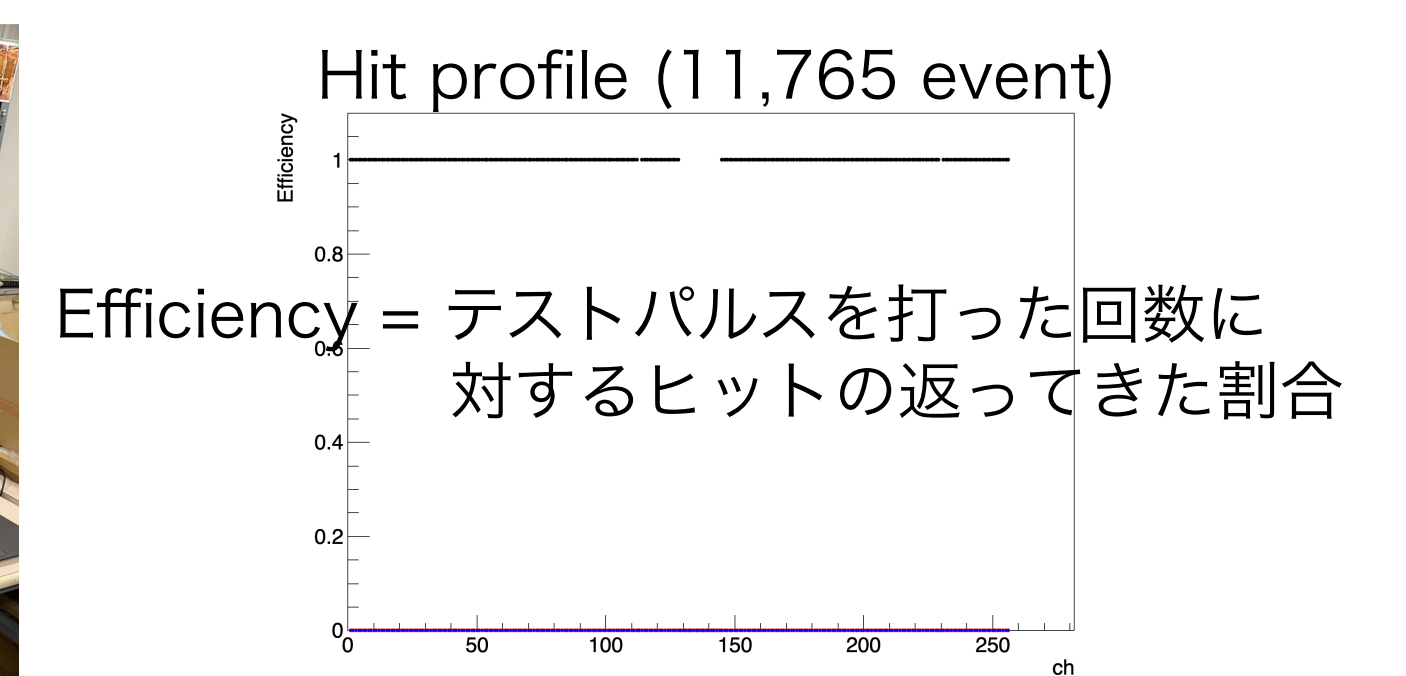
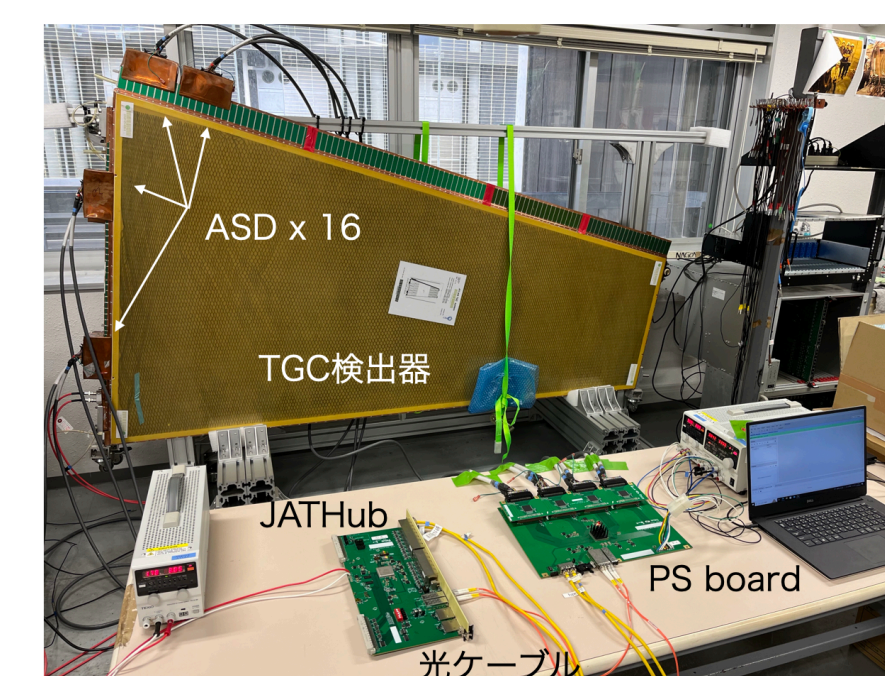
- ・ JATHub-PS boardの間で通信フォーマットを策定し制御用レジスタの値を同期



7. コンパクトDAQシステムの機能検証

・ ASDを利用したテストパルス試験を実施

- ・ JATHubのOSから固定レイテンシーでヒットを読み出すことに成功
=>リードアウト、制御、タイミング信号分配の全機能の検証完了!



8. まとめ

- ・ 先端技術であるSoCデバイスを活用して、高輝度LHC実験に向けたPS boardの品質保証試験のためのコンパクトDAQシステムを開発した
 - ・ 全機能実装を終え、ASDを用いた機能検証も完了した
- ・ 次世代型技術を駆使して素粒子実験に必要な要素技術をコンパクトに実装する良いモデルとなるシステムとなった。